

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-271075

(43)Date of publication of application : 25.09.2003

(51)Int.Cl.

G09F 9/30

G09F 9/00

G09G 3/20

G09G 3/30

H05B 33/14

(21)Application number : 2002-069210

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 13.03.2002

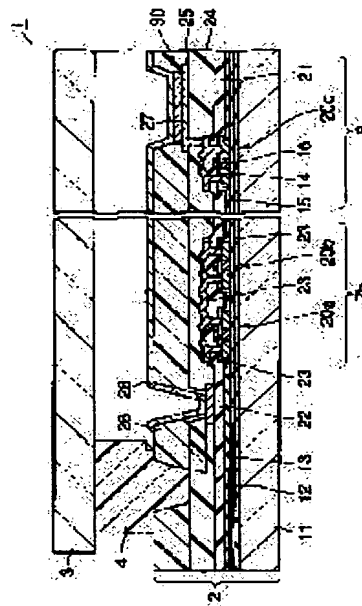
(72)Inventor : AOKI YOSHIAKI

(54) DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an organic EL (electroluminescence) display device in which driving circuits are hard to be destroyed by static electricity and low power consumption can be realized.

SOLUTION: In this organic EL display device 1, a driving circuit in a driving circuit region 7b is provided with top gate type TFTs (thin film transistors) 20a, 20b in each of which a channel 14 is arranged between its gate electrode 16 and a substrate 11 and an electrode layer 28 which is used as the common electrode of an organic EL light emitting element 30 covers at least a part of the driving circuit with dielectric layers 24, 26.



LEGAL STATUS

[Date of request for examination]

02.03.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-271075
(P2003-271075A)

(43) 公開日 平成15年9月25日 (2003.9.25)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8 3 K 0 0 7
	3 6 5		3 6 5 Z 5 C 0 8 0
9/00	3 4 8	9/00	3 4 8 C 5 C 0 9 4
G 0 9 G 3/20	6 2 1	G 0 9 G 3/20	6 2 1 M 5 G 4 3 5
3/30		3/30	H
審査請求 未請求 請求項の数 8 O L (全 7 頁) 最終頁に続く			

(21) 出願番号 特願2002-69210 (P2002-69210)

(22) 出願日 平成14年3月13日 (2002.3.13)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 青木 良朗

埼玉県深谷市幡羅町一丁目9番地2 株式
会社東芝深谷工場内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

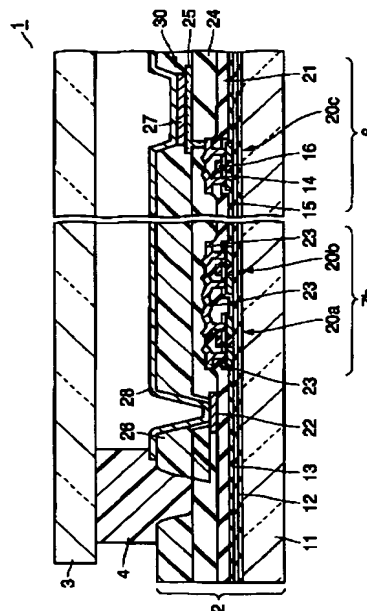
最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 駆動回路が静電気によって破壊され難く且つ低消費電力を実現することが可能な有機EL表示装置を提供すること。

【解決手段】 本発明の有機EL表示装置1は、駆動回路領域7b内の駆動回路がゲート電極16と基板11との間にチャンネル14を配置したトップゲート型TFT20a、20bを備え、有機EL発光素子30の共通電極として用いられる電極層28が誘電体層24、26を介して駆動回路の少なくとも一部を被覆していることを特徴とする。



【特許請求の範囲】

【請求項 1】 基板と、

前記基板の一方の主面上に配列した複数の走査線と、
前記基板の前記主面上で前記走査線と略直交して配列した複数の信号線と、
前記基板の前記主面側で前記複数の走査線及び前記複数の信号線の配列に対応して配列した複数の第 1 電極層、
前記複数の第 1 電極層に対向した第 2 電極層、及び前記複数の第 1 電極層と前記第 2 電極層との間に介在した発光層を備えた複数の発光素子と、
前記基板の前記主面上で前記複数の第 1 電極層を含む表示領域の外側に配置され、前記複数の走査線に走査信号に対応した電圧を及び前記複数の信号線に映像信号をそれぞれ印加して前記複数の発光素子の発光を制御する駆動回路とを具備し、
前記駆動回路はトップゲート型薄膜トランジスタを備え、前記第 2 電極層は誘電体層を介して前記駆動回路の少なくとも一部を被覆していることを特徴とする表示装置。

【請求項 2】 前記駆動回路を含み且つ前記表示領域の外側に位置した駆動回路領域内に前記駆動回路に電力を供給する電源配線をさらに具備し、前記第 2 電極層は前記電源配線の少なくとも一部を上方から被覆していることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】 前記基板の前記主面側に前記第 2 電極層と電気的に接続された電極配線をさらに具備し、前記電源配線の少なくとも 1 つは前記駆動回路領域内で前記第 2 電極層と電気的に接続されたことを特徴とする請求項 2 に記載の表示装置。

【請求項 4】 前記基板の前記主面側に前記第 2 電極層と電気的に接続された電極配線をさらに具備し、前記電極配線は前記複数の第 1 電極層及び前記駆動回路を含む領域よりも外側に位置したことを特徴とする請求項 2 に記載の表示装置。

【請求項 5】 前記駆動回路は、デジタル信号をアナログ信号に変換するデジタルーアナログ変換器と、前記デジタルーアナログ変換器に前記デジタル信号を供給するデジタル信号供給部と、前記アナログ信号を増幅して前記複数の信号線に供給するアナログ信号供給部とを含み、前記第 2 電極層は少なくとも前記アナログ信号供給部を上方から被覆していることを特徴とする請求項 1 乃至請求項 4 のいずれか 1 項に記載の表示装置。

【請求項 6】 前記駆動回路は、デジタル信号をアナログ信号に変換するデジタルーアナログ変換器と、前記デジタルーアナログ変換器に前記デジタル信号を供給するデジタル信号供給部と、前記アナログ信号を増幅して前記複数の信号線に供給するアナログ信号供給部とを含み、前記第 2 電極層は少なくとも前記アナログ信号供給部及び前記デジタルーアナログ変換器を上方から被覆していることを特徴とする請求項 1 乃至請求項 4 のいずれ

か 1 項に記載の表示装置。

【請求項 7】 前記駆動回路は、デジタル信号をアナログ信号に変換するデジタルーアナログ変換器と、前記デジタルーアナログ変換器に前記デジタル信号を供給するデジタル信号供給部と、前記アナログ信号を増幅して前記複数の信号線に供給するアナログ信号供給部とを含み、前記第 2 電極層は前記アナログ信号供給部と前記デジタルーアナログ変換器と前記デジタル信号供給部とを上方から被覆していることを特徴とする請求項 1 乃至請求項 4 のいずれか 1 項に記載の表示装置。

【請求項 8】 前記第 2 電極層は金属電極層であることを特徴とする請求項 1 乃至請求項 7 のいずれか 1 項に記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示装置に係り、特に表示画素が形成される基板に駆動回路を一体的に形成した表示装置に関する。

【0002】

【従来の技術】有機エレクトロルミネッセンス（以下、有機 EL という）表示装置は、典型的には、それぞれ有機 EL 素子を含んだ複数の表示画素を基板上にマトリクス状に配列して表示領域を構成し、走査線及び信号線をそれぞれ表示画素の縦横の配列に沿って配置し、表示領域の周囲の駆動回路領域に走査線ドライバや信号線ドライバなどを含む駆動回路を配置した構造を有している。このような有機 EL 装置では、駆動回路を構成する薄膜トランジスタ（以下、TFT という）として、例えば、ゲート電極を基板とチャネルとの間に介在させたボトムゲート型の TFT を使用している。

【0003】上述した有機 EL 表示装置では、バックチャネルが発生するおそれがあり、陰極を駆動回路領域まで延在配置することができなかった。そのため、従来においては、特開 2000-231346 号公報に記載されるように陰極を表示領域のみに設けていた。この技術によれば、駆動回路領域内の TFT で上記問題が発生するのを回避することができる。

【0004】ところで、有機 EL 表示装置の製造プロセスでは、アレイ基板と封止基板との貼り合わせを完了する前のいずれかの段階で、駆動回路が静電気によって破壊されることがある。低消費電力の有機 EL 表示装置を低いコストで製造するためには、そのような駆動回路の破壊を抑制する必要がある。しかしながら、上述した従来技術では、静電気による駆動回路の破壊を十分に防止することが困難であった。

【0005】

【発明が解決しようとする課題】本発明は、上記問題点に鑑みてなされたものであり、駆動回路を外部の静電気から保護することを目的としている。また、駆動回路内の電極配線の電圧安定化が可能な有機 EL 表示装置を提

供することを目的とする。

【0006】

【課題を解決するための手段】上記課題を解決するため、本発明は、基板と、前記基板の一方の主面上に配列した複数の走査線と、前記基板の前記主面上で前記走査線と略直交して配列した複数の信号線と、前記基板の前記主面側で前記複数の走査線及び前記複数の信号線の配列に対応して配列した複数の第1電極層、前記複数の第1電極層に対向した第2電極層、及び前記複数の第1電極層と前記第2電極層との間に介在した発光層を備えた複数の発光素子と、前記基板の前記主面上で前記複数の第1電極層を含む表示領域の外側に配置され、前記複数の走査線に走査信号に対応した電圧を及び前記複数の信号線に映像信号をそれぞれ印加して前記複数の発光素子の発光を制御する駆動回路とを具備し、前記駆動回路はトップゲート型薄膜トランジスタを備え、前記第2電極層は誘電体層を介して前記駆動回路の少なくとも一部を被覆していることを特徴とする表示装置を提供する。

【0007】本発明の表示装置は、駆動回路を含み且つ表示領域の外側に位置した駆動回路領域内に、駆動回路に電力を供給する電源配線をさらに備えていてもよい。この場合、第2電極層は電源配線の少なくとも一部を上方から被覆していてもよい。

【0008】また、本発明の表示装置は、基板の上記主面側に第2電極層と電氣的に接続された電極配線をさらに備えていてもよい。この場合、上記電源配線の少なくとも1つは駆動回路領域内で第2電極層と電氣的に接続されていてもよい。また、電極配線は複数の第1電極層及び駆動回路を含む領域よりも外側に位置してもよい。さらに、上記電源配線の少なくとも1つは駆動回路領域内で第2電極層と電氣的に接続され、電極配線は複数の第1電極層及び駆動回路を含む領域よりも外側に位置してもよい。

【0009】本発明において、駆動回路は、例えば、デジタル信号をアナログ信号に変換するデジタルーアナログ変換器と、デジタルーアナログ変換器にデジタル信号を供給するデジタル信号供給部と、アナログ信号を増幅して複数の信号線に供給するアナログ信号供給部とを含むことができる。この場合、第2電極層は、少なくともアナログ信号供給部を上方から被覆していてもよく、或いは、少なくともアナログ信号供給部とデジタルーアナログ変換器とを上方から被覆していてもよく、或いは、それら全てを上方から被覆していてもよい。なお、デジタル信号供給部は、例えば、シフトレジスタとデジタルデータ線とサンプリングラッチとロードラッチとで構成することができる。また、アナログ信号供給部は、例えば、増幅器とアナログスイッチとで構成することができる。

【0010】本発明において、第2電極層は、金属電極層であってもよく或いは透明電極層であってもよい。

【0011】

【発明の実施の形態】以下、本発明の実施形態について、図面を参照しながら詳細に説明する。なお、各図において、同様または類似する構成要素には同一の参照符号を付し、重複する説明は省略する。

【0012】図1は本発明の第1の実施形態に係る有機EL表示装置を概略的に示す平面図であり、図2は図1に示す有機EL表示装置のA-A線に沿った断面図である。また、図3は、図1及び図2に示す有機EL表示装置のアレイ基板の一例を概略的に示す平面図である。なお、図2では、図1に示す有機EL表示装置の一部のみが描かれている。

【0013】図1～図3に示す有機EL表示装置1は、アレイ基板2と封止基板3とをシール層4を介して対向させた構造を有している。シール層4は封止基板3の周縁に沿って設けられており、それにより、アレイ基板2と封止基板3との間に密閉された空間を形成している。この空間は、例えば希ガスのような不活性ガスで満たされている。

【0014】アレイ基板2は、表示領域6と駆動回路領域7a、7bとを含んでいる。表示領域6には、表示画素8がアレイ状に配列されるとともに、表示画素の縦横の配列に沿って走査線9a及び信号線9bが配置されている。他方、駆動回路領域7a、7bには、走査線9aに走査信号に対応した電圧を印加する走査線ドライバ10a及び信号線9bに映像信号を印加する信号線ドライバ10bがそれぞれ配置されている。以下、アレイ基板2の構造について、さらに詳しく説明する。

【0015】アレイ基板2は、ガラス基板のような基板11を有している。基板11上には、例えば、SiNxなどからなるアンダーコート層12及びSiO₂などからなるアンダーコート層13が順次積層されている。アンダーコート層13上には、チャンネル及びソース・ドレインが形成されたポリシリコン層のような半導体層14、ゲート絶縁膜15、及びゲート電極16が順次積層されており、それらはトップゲート型のTFT20a～20cを構成している。なお、TFT20a、20bはそれぞれpチャンネル型及びnチャンネル型のTFTであり、インバータを構成している。

【0016】ゲート絶縁膜15及びゲート電極16上には、SiO₂などからなる層間絶縁膜21が設けられている。層間絶縁膜21上には電極配線（ここでは、陰極配線とする）22、信号線9b及びソース・ドレイン電極23等が設けられており、それらは、SiNxなどからなるパッシベーション膜24で埋め込まれている。なお、ソース・ドレイン電極23は、層間絶縁膜21に設けられたコンタクトホールを介してTFT20a～20cのソース・ドレインに電氣的に接続されている。

【0017】パッシベーション膜24上には、第1導電層（ここでは陽極）25及びポリイミドなどのような樹

脂からなる隔壁層 26 が配置されている。第 1 導電層 25 は表示画素毎に独立島状に形成され、隔壁層 26 によりそれぞれ電氣的に絶縁されている。隔壁層 26 には、それぞれの第 1 導電層 25 に対応して開口が設けられており、それら開口内で露出した第 1 導電層 25 上には、例えば、赤色、緑色、または青色の蛍光性有機化合物を含んだ薄膜である発光層 27 が設けられている。隔壁層 26 及び発光層 27 上には各表示画素に共通に連続して配置される共通電極として第 2 導電層（ここでは陰極）28 が設けられており、第 2 導電層 28 はパッシベーション膜 24 及び隔壁層 26 に設けられたコンタクトホールを介して電極配線 22 に電氣的に接続されている。それぞれの有機 EL 素子 30 は、これら第 1 導電層 25、発光層 27、第 2 導電層 28 で構成されている。

【0018】なお、隔壁層 26 には、シール層 4 の位置に、底面がパッシベーション膜 24 の上面で構成された溝が設けられ外部に接する隔壁層 26 がシール層 4 によって有機 EL 素子と不連続となるよう構成されている。このような構造によると、水蒸気などが隔壁層 26 を透過して上記空間内へと侵入するのを良好に抑制することができる。

【0019】本実施形態に係る有機 EL 表示装置 1 では、第 2 導電層 28 は表示領域 6 だけでなく駆動回路領域 7a、7b をも覆うように設けられている。そのため、駆動回路領域 7a、7b 内の TFT20a、20b などである駆動回路 10a、10b は、第 2 導電層 28 によって静電遮蔽される。したがって、本実施形態によると、アレイ基板 2 と封止基板 3 との貼り合わせを完了する前のいずれかの段階で、駆動回路が静電気によって破壊されるのを防止することができる。

【0020】また、本実施形態に係る有機 EL 表示装置 1 では、駆動回路にトップゲート型の TFT20a、20b を使用している。すなわち、陰極として利用する第 2 導電層 28 とチャンネルとの間にゲート電極 16 を介在させている。そのため、導電層 28 の電位に応じて TFT20a、20b の閾値電圧が変動するのを防止することができ、それゆえ、ゲート電極 16 に電圧を印加していない場合においても電流が流れるのを防止することができる。したがって、本実施形態によると、不要な電力消費を抑制することが可能である。

【0021】このように、本実施形態では、第 2 導電層 28 が駆動回路領域 7a、7b を覆った構造とトップゲート型の TFT20a、20b とを組み合わせることにより、駆動回路の静電気による破壊を防止すること及び不要な電力消費を削減することの双方が可能となる。

【0022】また、本実施形態では、表示領域 6 だけでなく駆動回路領域 7a、7b をも覆うように導電層 28 を設けるため、図 1 及び図 2 に示すように、表示領域 6 及び駆動回路領域 7a、7b を含む領域の外側に電極配線 22 を配置することができる。そのため、各種構成要

素のレイアウトの自由度が増し、設計が容易になる。なお、電極配線 22 は他の位置に配置してもよい。例えば、電極配線 22 の少なくとも一部を表示領域 6 と駆動回路領域 7a、7b との間に介在させてもよい。また、電極配線 22 は、図 1 に示すように環状である必要はなく、例えば線状であってもよい。

【0023】また、本実施形態では、電極配線 22 の線幅を走査線駆動回路 7a 側とは反対側で太くした。このように、電極配線 22 のレイアウト等の自由度も向上させることができる。

【0024】また、第 2 導電層 28 と電極配線 22 とのコンタクト部においても、密閉空間内の隔壁層 26 を外部とは不連続となるよう配置することが可能となる。そして隔壁層 26 の側壁面には第 2 導電層 28 が被覆するため、水分等の浸入を防止することができる。

【0025】本実施形態によると、さらに、駆動回路のための電源電圧を安定化することができる。これについては、図 4 を参照しながら説明する。

【0026】図 4 は、図 1 ～図 3 に示す有機 EL 表示装置 1 のアレイ基板 2 を簡略化して描いた断面図である。なお、図 4 では、主として、電源電圧の安定化効果に関連した構成部材のみを描いている。

【0027】上記の通り、図 1 ～図 3 に示す有機 EL 表示装置 1 では、第 2 導電層 28 は表示領域 6 だけでなく駆動回路領域 7a、7b をも覆うように設けられている。この場合、図 4 に示すように、駆動回路に電力を供給する電源配線 31 と、第 2 導電層 28 と、それらの間に介在する隔壁層 26 などの誘電体層とは容量を形成する。そのため、電源電圧を安定化することができ、より安定した表示が可能となる。

【0028】以上、第 2 導電層 28 で駆動回路領域 7a、7b の全体を覆うことについて説明したが、第 2 導電層 28 で駆動回路領域 7a、7b の一部のみを覆った場合においても上述した効果を得ることができる。

【0029】また、第 2 導電層 28 で駆動回路領域 7a、7b の一部のみを覆う場合、導電層 28 は、駆動回路の少なくともアナログ信号供給部を覆うように設けることが好ましく、少なくともアナログ信号供給部及びデジタル・アナログ変換器を覆うように設けることがより好ましい。これについては、図 5 を参照しながら説明する。

【0030】図 5 は、図 1 ～図 3 に示す有機 EL 表示装置 1 で使用可能な信号線ドライバの一例を概略的に示す平面図である。図 5 に示す信号線ドライバ 10b は、デジタル信号供給部 41 とデジタル・アナログ変換器 42 とアナログ信号供給部 43 とを含んでいる。デジタル信号供給部 41 は、シフトレジスタ 44 とデジタルデータ線 45 とサンプリングラッチ 46 とロードラッチ 47 とで構成されている。また、アナログ信号供給部 43 は、増幅器 48 とアナログスイッチ 49 とで構成されてい

る。

【0031】デジタル-アナログ変換器42のための電源配線の電圧が変動した場合、デジタル信号供給部41のための電源配線の電圧が変動した場合に比べて、表示はより大きな影響を受ける。このような影響は、アナログ信号供給部43のための電源配線の電圧が変動した場合において最も大きい。そのため、安定した表示を実現するうえでは、第2導電層28を少なくとも破線28aで示す位置まで延在させてアナログ信号供給部43のための電源配線の電圧を安定化することが極めて有効であり、第2導電層28を少なくとも破線28bで示す位置まで延在させてデジタル-アナログ変換器42のための電源配線の電圧及びアナログ信号供給部43のための電源配線の電圧を安定化することがより有効である。

【0032】なお、上述の実施形態においては、第2導電層への電源供給を電極配線を介して行う場合について説明したが、駆動回路内の電源配線より行ってもよい。このような構成によれば、駆動回路領域の形成領域を小さくすることが可能となり、装置全体の小型化を実現することができる。

【0033】次に、本発明の第2の実施形態について説明する。第2の実施形態に係る有機EL表示装置は、アレイ基板の構造が部分的に異なること以外は第1の実施形態に係る有機EL表示装置1と同様の構造を有している。したがって、ここでは、第1の実施形態との相違点について述べる。

【0034】図6は、本発明の第2の実施形態に係る有機EL表示装置のアレイ基板を概略的に示す断面図である。なお、図6では、主として、第1の実施形態に係るアレイ基板2との相違点を説明するのに必要な構成部材のみを描いている。

【0035】本実施形態では、図6に示すように、駆動回路領域7a、7b内で、第2導電層28と同電位となる駆動回路内の電源配線31とを電気的に接続している。このような構造によると、駆動回路領域7a、7b内の駆動回路のための電源電圧をより安定化することができ、より安定した表示が可能となる。すなわち、第2の実施形態によると、第1の実施形態で説明した効果が得られるのに加え、さらに安定した表示が可能となる。

【0036】以上説明した第1及び第2の実施形態では、第1導電層25を陽極とし且つ第2導電層28を陰極としたが、導電層25を陰極とし且つ導電層28を陽極としてもよい。また、第1及び第2の実施形態では、第1導電層25をパッシベーション膜24上に設けたが、第1導電層25は層間絶縁膜21上に、つまり信号線と第1導電層25とを同一平面上に設けてもよい。

【0037】さらに、通常、導電層25、28のいずれか一方を光透過性を有する透明電極とし且つ他方を反射電極とするが、第1及び第2の実施形態では、第1導電層25を透明電極とし且つ第2導電層28を反射電極と

してもよく、或いは、第2導電層28を透明電極とし且つ第1導電層25を反射電極としてもよい。但し、通常、透明電極の材料として一般に使用されるITOのような透明導電性酸化物は、反射電極の材料として一般に使用されるBa、Ag、Alなどの金属材料に比べて抵抗率が高いなどの理由から、前者のほうが後者に比べて有利な場合が多い。

【0038】

【発明の効果】以上説明したように、本発明では、表示領域の外側に配置された駆動回路でトップゲート型の薄膜トランジスタを使用するとともに、有機EL発光素子の共通電極として使用する電極層を駆動回路の上方にまで延在させる。そのため、上記電極層の電位に応じて薄膜トランジスタの閾値電圧が変動することに基づく消費電力の増大や、静電気による駆動回路の破壊を防止することが可能となる。

【0039】すなわち、本発明によると、駆動回路を静電気から保護することが可能となる。また、第2導電層および電源配線間に容量を形成することが可能となり、電源電圧の安定化を実現することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る有機EL表示装置を概略的に示す平面図。

【図2】図1に示す有機EL表示装置のA-A線に沿った断面図。

【図3】図1及び図2に示す有機EL表示装置で利用可能なアレイ基板の一例を概略的に示す平面図。

【図4】図1～図3に示す有機EL表示装置のアレイ基板を簡略化して描いた断面図。

【図5】図1～図3に示す有機EL表示装置で使用可能な信号線ドライバの一例を概略的に示す平面図。

【図6】本発明の第2の実施形態に係る有機EL表示装置のアレイ基板を概略的に示す断面図。

【符号の説明】

1…有機EL表示装置

2…アレイ基板

3…封止基板

4…シール層

6…表示領域

7a、7b…駆動回路領域

8…表示画素

9a…走査線

9b…信号線

10a…走査線ドライバ

10b…信号線ドライバ

11…基板

12、13…アンダーコート層

14…半導体層

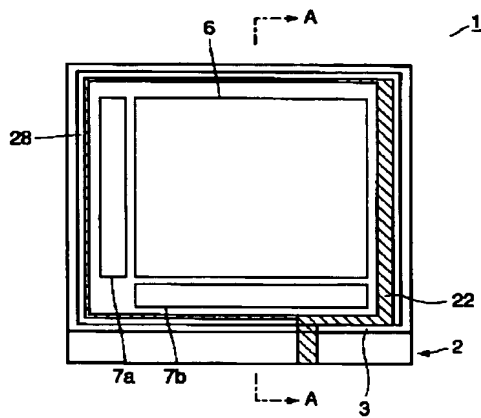
15…ゲート絶縁膜

16…ゲート電極

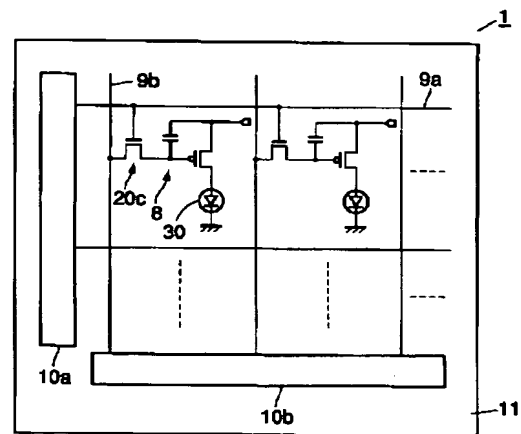
20a~20c...TFT
 21...層間絶縁膜
 22...電極配線
 23...ソース・ドレイン電極
 24...パッシベーション膜
 25...導電層
 26...隔壁層
 27...発光層
 28...導電層
 30...有機EL発光素子

31...電源配線
 41...デジタル信号供給部
 42...デジタル-アナログ変換器
 43...アナログ信号供給部
 44...シフトレジスタ
 45...デジタルデータ線
 46...サンプリングラッチ
 47...ロードラッチ
 48...増幅器
 49...アナログスイッチ

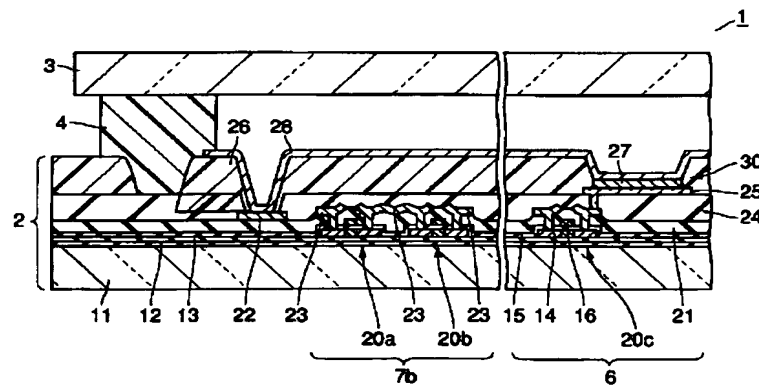
【図1】



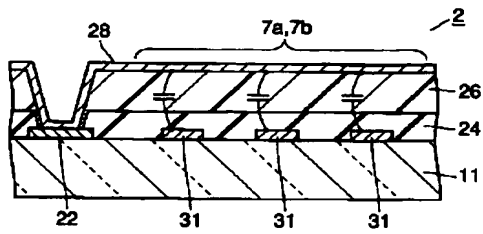
【図3】



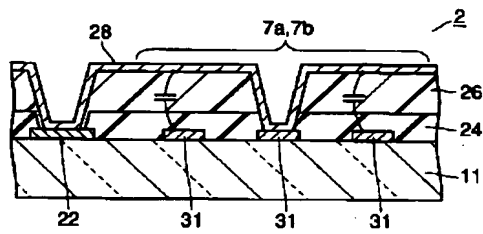
【図2】



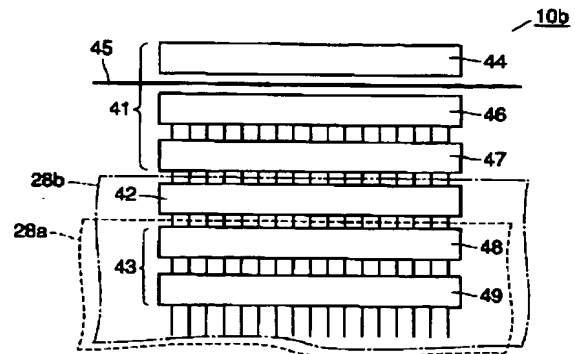
【図 4】



【図 6】



【図 5】



フロントページの続き

(51) Int. Cl.⁷

H 0 5 B 33/14

識別記号

F I

H 0 5 B 33/14

テーマコード(参考)

A

F ターム(参考) 3K007 AB05 AB17 AB18 BA06 BB07
DB03 GA04
5C080 AA06 BB05 DD19 FF11 JJ02
JJ06
5C094 AA22 AA23 AA31 AA60 BA03
BA27 CA19 DA15 EA04 EA07
5G435 AA16 BB05 CC09 EE37 GG31